



# シリコンナノエレクトロニクスのための 新材料薄膜と界面制御技術



結晶材料工学専攻 ナノ構造デバイス工学講座 ナノ電子デバイス工学研究グループ 財満鎮明, 中塚理

## 次世代Siナノエレクトロニクスに向けた新材料探索、新構造提案およびプロセス技術の開発

ULSIの基本素子: 相補型MOSトランジスタ(CMOS)

理想的な低消費電力スイッチ:

ONとOFFの状態遷移時のみに電力消費

ULSIの持続的発展のための技術開発

新たな付加価値を実現するための異種機能融合

CMOS  
n-MOS p-MOS

高集積化を維持するための三次元集積化

シリコンCMOSの性能を凌駕するための新材料・新構造

これまでのMOS型トランジスタ

物理膜厚の維持  
高誘電率・低リーキ絶縁膜  
HfSiON, Al<sub>x</sub>O<sub>y</sub>, Pr<sub>2</sub>O<sub>3</sub>...

$I_{Dsat} \approx \frac{Z}{2L} \mu \frac{C_{ox}}{d_{ox}} (V_G - V_T)^2$

チャネル移動度の向上  
高移動度材料  
壱Si, 壱Ge, SiGe, III-V族...

これまでのスケーリング則に頼らずにSiやSiO<sub>2</sub>の物性を越えた性能向上実現  
→新しい材料・構造の導入

ゲート空乏化の抑制・容量維持  
仕事関数制御・低抵抗金属ゲート  
NiSi, TaSIN, TiSiN, ...

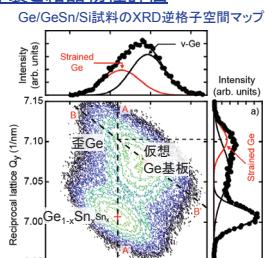
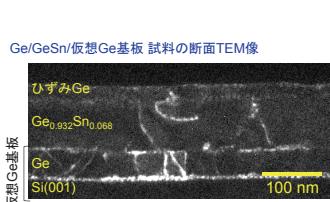
寄生抵抗の低減  
低抵抗コントラクト材料  
NiSi, Pd<sub>2</sub>Si, ErSi<sub>2</sub>, ...

ショートチャネル効果抑制  
SOI (Silicon on Insulator) 構造

様々な材料の複雑な多層構造からなる新しいトランジスタ構造

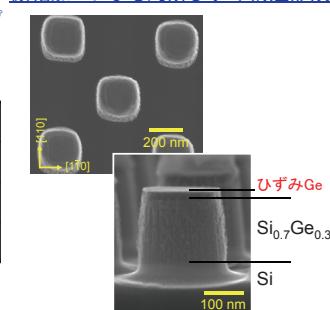
## 次世代トランジスタのためのエピタキシャル成長技術～ひずみ・転位構造制御による高キャリヤ移動度チャネルの創成

伸張ひずみGe/GeSn構造の作製と結晶物性評価

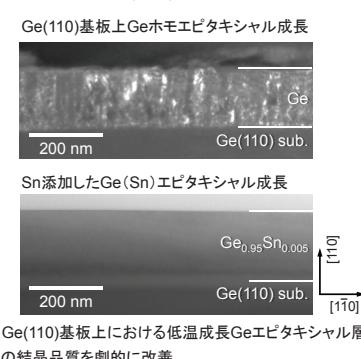


世界最高水準の高Sn組成壱緩和Ge<sub>1-x</sub>Sn<sub>x</sub>層(Sn組成6.8%、壱緩和率81%)上に高伸張歪Ge層(伸張歪量0.71%)を実現  
→高キャリア移動度伸張歪Ge  
(正孔 5500cm<sup>2</sup>/Vs (パルクSiの13倍)、電子 4300cm<sup>2</sup>/Vs (パルクSiの3倍))

微細加工による局所ひずみ構造形成



Sn添加による(110)基板上Ge成長制御

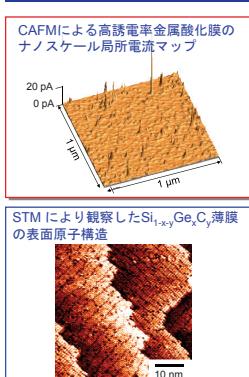


極微細加工と局所ひずみ緩和制御による新しいひずみ構造形成技術の提案と実証

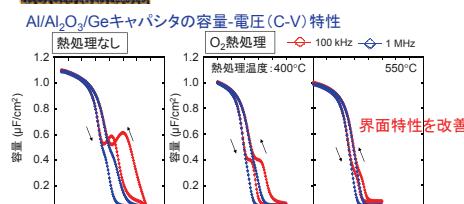
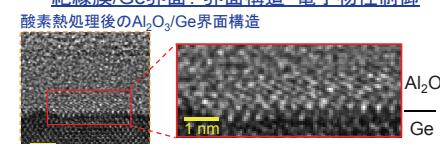
Ge(110)基板上における低温成長Geエピタキシャル層の結晶品質を劇的に改善

## Si系ナノエレクトロニクスのための各種薄膜/表面・界面のナノスケール分析および結晶・電子物性制御技術

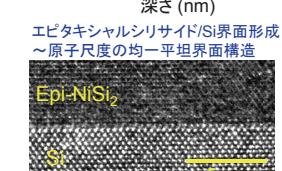
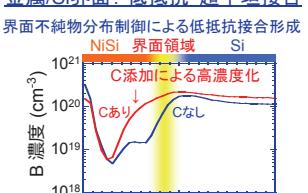
金属・絶縁膜・半導体薄膜の表面・界面ナノスケール分析



絶縁膜/Ge界面: 界面構造・電子物性制御

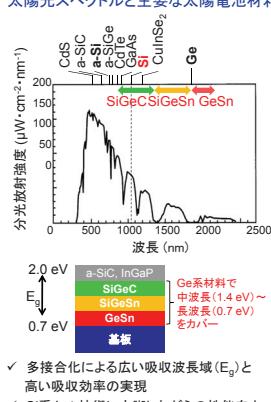


金属/Si界面: 低抵抗・超平坦接合

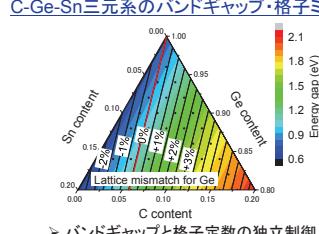


## 太陽電池・光学デバイス応用に向けたIV族混晶半導体薄膜の結晶成長と物性制御

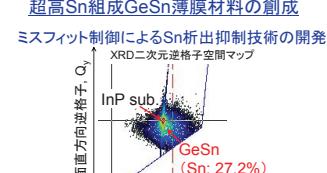
太陽光スペクトルと主要な太陽電池材料



C-Ge-Sn三元系のバンドギャップ・格子ミスマッチ



超高Sn組成GeSn薄膜材料の創成



平衡固溶限界を超える超高Sn組成(Sn27%)  
GeSnエピタキシャル層形成を実現

Ge中へのSn導入による結晶欠陥抑制



GeSn材料の光学物性の解明と制御

