

新規IV族半導体材料によるシリコンナノエレクトロニクスの革新

結晶材料工学専攻 ナノ構造デバイス工学講座 ナノ電子デバイス工学研究グループ
財満 鎮明、中塚 理、田岡 紀之、坂下 満男、竹内 和歌奈

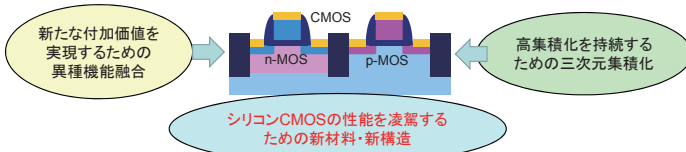
次世代Siナノエレクトロニクスに向けた新材料探索、新構造提案およびプロセス技術の開発

ULSIの基本素子：相補型MOSトランジスタ(CMOS)

理想的な低消費電力スイッチ：

ONとOFFの状態遷移時のみに電力消費

ULSIの持続的発展のための技術開発



これまでのMOS型トランジスタ



これまでのスケールング則に頼らずにSiやSiO₂の物性を越えた性能向上を実現
→ 新材料・構造の導入

物理膜厚の維持
高誘電率・低リーク絶縁膜
HfSiON, Al₂O₃, Pr₂O₃...

$$I_{Dsat} \approx \frac{Z}{2L} \mu \frac{\epsilon_{ox}}{d_{ox}} (V_G - V_T)^2$$

チャネル移動度の向上
高移動度材料
歪Si, 歪Ge, SiGe, III-V族...

ゲート空乏化の抑止：容量維持
仕事関数制御・低揺らぎ金属ゲート
NiSi, TaSiN, TiSiN, ...

寄生抵抗の低減
低抵抗コンタクト材料
NiSi, Pd₂Si, ErSi₂, ...

ショートチャネル効果抑止
SOI (Silicon on Insulator) 構造



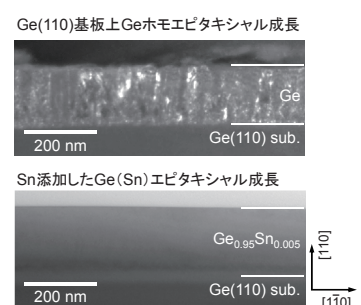
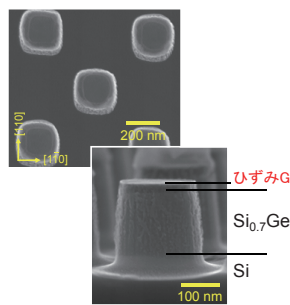
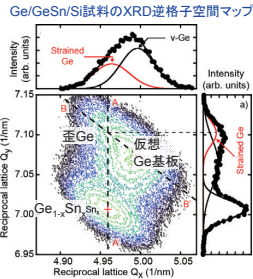
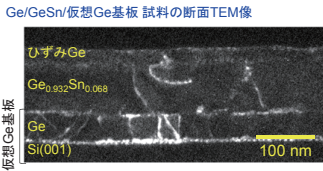
様々な材料の複雑な多層構造からなる新しいトランジスタ構造

次世代トランジスタのためのエピタキシャル成長技術 ~ ひずみ・転位構造制御による高キャリア移動度チャネルの創成

伸張ひずみGe/GeSn構造の作製と結晶物性評価

微細加工による局所ひずみ構造形成

Sn添加による(110)基板上Ge成長制御



世界最高水準の高Sn組成歪緩和Ge_{1-x}Sn_x層 (Sn組成6.8%、歪緩和率81%) 上に高伸張歪Ge層(伸張歪量0.71%)を実現
→ 高キャリア移動度伸張歪Ge
(正孔 5500cm²/Vs (バルクSiの13倍)、電子 4300cm²/Vs (バルクSiの3倍))

極微細加工と局所ひずみ緩和制御による新しいひずみ構造形成技術の提案と実証

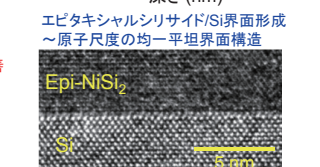
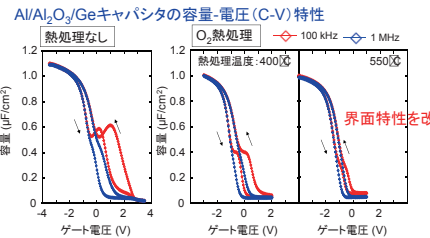
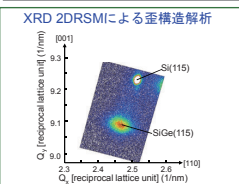
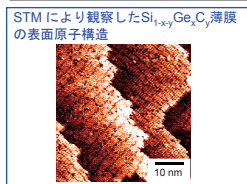
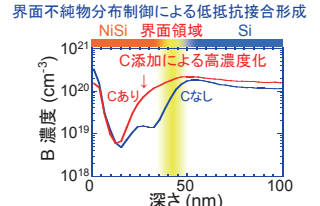
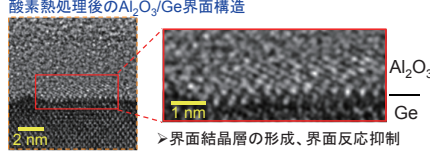
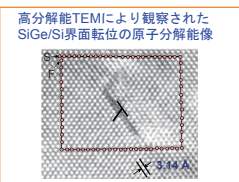
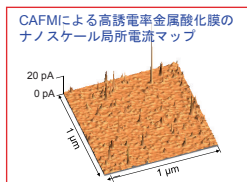
Ge(110)基板上における低温成長Geエピタキシャル層の結晶品質を劇的に改善

Si系ナノエレクトロニクスのための各種薄膜・表面・界面のナノスケール分析および結晶・電子物性制御技術

金属・絶縁膜・半導体薄膜の表面・界面ナノスケール分析

絶縁膜/Ge界面：界面構造・電子物性制御

金属/Si界面：低抵抗・超平坦接合



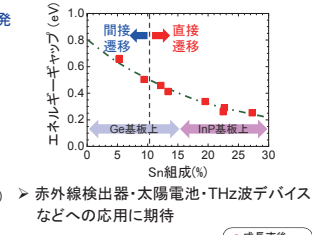
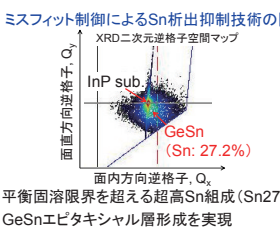
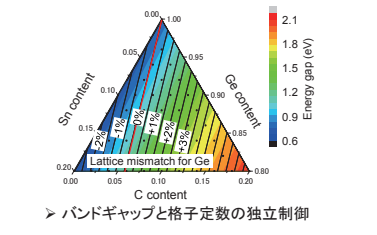
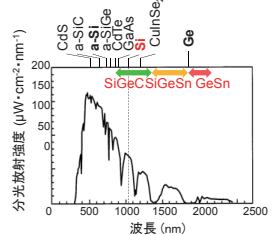
太陽電池・光学デバイス応用に向けたIV族混晶半導体薄膜の結晶成長と物性制御

太陽光スペクトルと主要な太陽電池材料

C-Ge-Sn三元系のバンドギャップ・格子ミスマッチ

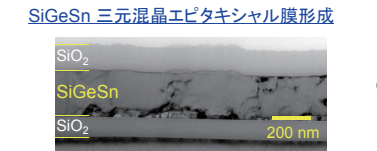
超高Sn組成GeSn薄膜材料の創成

GeSn材料の光学物性の解明と制御



多接合化による広い吸収波長域(E_g)と高い吸収効率の実現

Si系セル技術に立脚しながらの性能向上



Ge中へのSn導入による結晶欠陥制御

Sn-空孔対形成による電気的不活性化

Ge中へのSn添加により低温成長薄膜中の結晶欠陥低減に成功

